

13.3. ДВОИЧНЫЕ СЧЕТЧИКИ ИМПУЛЬСОВ

Счетчиком импульсов называют устройство, предназначенное для подсчета числа импульсов, поступающих на его вход, и хранения результата счета в виде кода. Счетчики импульсов широко применяются в измерительной технике и в устройствах цифровой обработки информации. Практически любую аналоговую величину (длительность и период повторения импульсов, угол поворота, перемещение, скорость и т. п.) можно преобразовать в электрические импульсы, число которых пропорционально значению аналоговой величины, подсчитать эти импульсы с помощью счетчика и выразить числом или кодом. На таком принципе основана и работа аналогово-цифровых преобразователей. В ЭВМ счетчики применяются для формирования адресов команд, подсчета количества циклов при выполнении программы, подсчета количества шагов при выполнении операций умножения и деления.

Основные параметры и классификация. Счетчики импульсов выполняются на основе триггеров, образующих двоичные разряды. Количество разрядов определяется наибольшим числом, которое должен зафиксировать счетчик. В n -разрядном счетчике имеется один вход для счета импульсов и n выходов для выдачи кода числа подсчитанных импульсов.

Основными параметрами счетчиков являются их информационная емкость, или коэффициент пересчета $K_{сч}$, и быстродействие. *Коэффициент пересчета* определяется максимальным числом импульсов, которое может быть подсчитано данным счетчиком, и зависит от количества разрядов. При одном разряде $K_{сч} = 2$, при двух разрядах $K_{сч} = 2^2$, при трех — $K_{сч} = 2^3$, при n разрядах $K_{сч} = 2^n$. После поступления на «-разрядный счетчик 2^n импульсов он обнуляется. Следовательно, в таком счетчике может длительное время сохраняться информация о $(2^n - 1)$ или меньшем числе подсчитанных импульсов. *Быстродействие* счетчика определяется двумя величинами: разрешающей способностью и временем установки очередного состояния. Разрешающая способность $t_p = 1/f_{сч}$ ($f_{сч}$ — частота следования входных импульсов) определяется минимально допустимым временным интервалом между двумя выходными импульсами, при котором не происходит потери счета (сбоя). Время установки представляет собой интервал времени между поступлением импульса на вход счетчика и переходом его в новое состояние.

По целевому назначению счетчики подразделяются на *простые* и *реверсивные*. Простые счетчики могут быть суммирующими или вычитающими. В суммирующих счетчиках каждый вновь поступающий на его вход импульс увеличивает показание счетчика на единицу, а в вычитающих — уменьшает на единицу. Реверсивные счетчики могут работать в обоих режимах: суммирования и вычитания.

По способу переключения триггеров во время счета импульсов счетчики подразделяются на *асинхронные* и *синхронные*. В асинхронных счетчиках переход каждого триггера (разряда) из одного состояния в противоположное происходит сразу же после изменения сигналов на его управляющих входах. В синхронных счетчиках переключения триггеров при наличии соответствующих сигналов на управляющих входах происходят только в моменты поступления синхронизирующих импульсов.

По коэффициенту пересчета, или по модулю счета,

счетчики делятся на двоичные с $K_{сч} = 2^n$ и недвоичные с $K_{сч} \neq 2^n$.

По способу организации цепей переноса информации между разрядами различают счетчики с *последовательным, сквозным и параллельным переносами*.

Двоичные счетчики осуществляют счет поступающих на их вход импульсов в двоичной системе счисления. Основным узлом двоичного счетчика является триггер со счетным запуском, осуществляющий подсчет импульсов по модулю 2. Количество последовательно соединенных триггеров определяет количество разрядов счетчика. Последовательное соединение триггеров осуществляется путем подключения счетного входа каждого последующего триггера к выходу предыдущего. Подсчитываемые импульсы подаются на счетный вход первого триггера, являющегося младшим разрядом счетчика.

Суммирующие счетчики с последовательным переносом. На рис. 13.8, а показана схема суммирующего четырехразрядного счетчика с последовательным переносом на двухступенчатых *JK*-триггерах. Принцип его работы иллюстрируется графиками, приведенными на рис. 13.8, б.

Перед началом работы все разряды счетчика устанавливаются в нулевое состояние подачей отрицательного

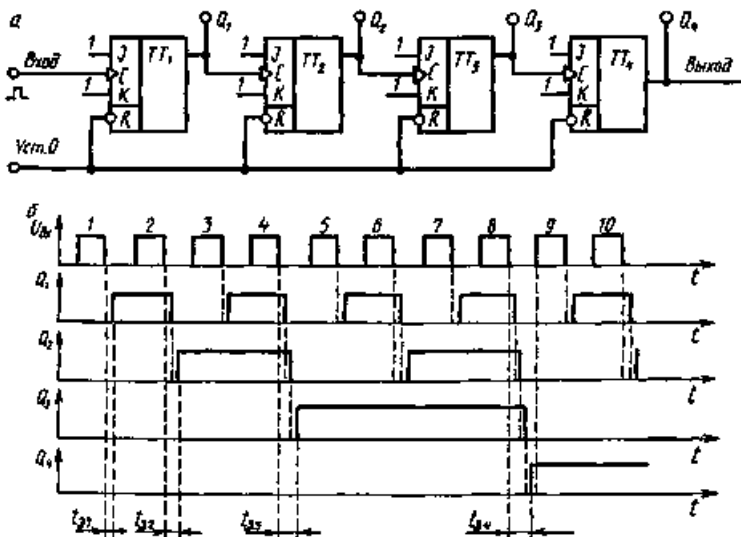


Рис. 13.8. Схема суммирующего четырехразрядного счетчика с последовательным переносом (а) и графики, поясняющие его работу (б)

импульса на вход *Уст. 0*. Первый импульс, поданный на счетный вход первого триггера, устанавливает в состояние 1 первую ступень. Вторая (основная) ступень этого триггера устанавливается в единичное состояние после окончания действия первого импульса с некоторой задержкой t_{31} . Состояния остальных триггеров при этом не изменяются. Вторым счетным импульсом первый триггер переводится в нулевое состояние, которое устанавливается в нем после окончания действия второго импульса. Третий счетный импульс снова переводит первый триггер в единичное состояние и т. д. Таким образом, каждый нечетный импульс, поступающий на счетный вход первого триггера, переводит его в единичное состояние, а каждый четный возвращает в нулевое состояние (график Q_1 на рис. 13.8, б). В результате на выходе триггера первого разряда образуются прямоугольные импульсы, частота которых в два раза меньше, чем частота входных импульсов. Эти импульсы поступают на счетный вход триггера второго разряда. Первый импульс Q_1 осуществляет подготовку единичного состояния триггера второго разряда, которое устанавливается после прекращения действия импульса Q_1 . Второй импульс Q_1 возвращает триггер второго разряда в нулевое состояние и т. д. Состояния триггера второго разряда будут характеризоваться импульсами Q_2 , частота повторения которых в два раза меньше частоты повторения импульсов Q_1 . При этом импульсы Q_2 оказываются задержанными относительно срезов соответствующих входных импульсов Q_1 (2-го, 6-го, 10-го и т. д.) на время $t_{32} > t_{31}$ (график Q_2 на рис. 13.8, б).

Триггер третьего разряда срабатывает от выходного импульса Q_2 , и его состояния изображаются импульсами Q_3 , которые имеют частоту повторения в два раза меньшую, чем частота повторения импульсов Q_2 . Кроме того, увеличивается и задержка импульсов Q_3 относительно входных импульсов: $t_{33} > t_{32}$ (график Q_3 на рис. 13.8, б).

Состояния триггера четвертого разряда характеризуются его выходными импульсами Q_4 , которые имеют частоту повторения в два раза меньшую, чем частота повторения импульсов Q_3 (график Q_4 на рис. 13.8, б).

Состояния триггеров всех разрядов счетчика при поступлении на его вход серии импульсов отображены в табл. 13.2. Из таблицы видно, что максимальное число импульсов, которое может быть однозначно подсчитано счетчиком, определяется числом его разрядов и равно $2^n - 1$, где n — число разрядов.

Табл. 13.2. Состояния триггеров счетчика

$n_{\text{вх}}$	Q_1	Q_2	Q_3	Q_4	$n_{\text{вх}}$	Q_1	Q_2	Q_3	Q_4
0	0	0	0	0	9	1	0	0	1
1	0	0	0	1	10	1	0	1	0
2	0	0	1	0	11	1	0	1	1
3	0	0	1	1	12	1	1	0	0
4	0	1	0	0	13	1	1	0	1
5	0	1	0	1	14	1	1	1	0
6	0	1	1	0	15	1	1	1	1
7	0	1	1	1	16	0	0	0	0
8	1	0	0	0					

Недостатком счетчика с последовательным переносом является задержка переключения триггеров на каждом шаге передачи единицы от разряда к разряду ($t_{34} > t_{23} > t_{12} > t_{01}$). Если t_{34} превысит временной интервал между счетными (входными) импульсами, произойдет искажение информации. Следовательно, временная задержка переключения триггеров старшего разряда счетчика определяет максимальное значение частоты входных импульсов.

Суммирующие счетчики со сквозным переносом. Для повышения быстродействия счетчика применяется сквозной перенос импульсов между разрядами. Он заключается в том, что переключение триггера любого разряда происходит лишь после завершения переходных процессов в триггерах предыдущих разрядов и при условии, что все они находились в единичном состоянии.

В счетчике (рис. 13.9), отличающемся от ранее рассмотренного наличием на входах третьего и каждого последующего триггера схем совпадения, переключения триггеров осуществляются входными импульсами при наличии на входах $У$ и $К$ логической 1. Триггер 2 переключается входным импульсом при $Q_1 = 1$, триггер 3 — при

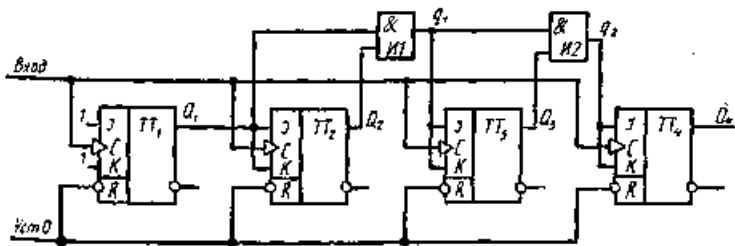


Рис. 13.9. Схема суммирующего счетчика со сквозным переносом на JK-триггерах

$Q_1 = Q_2 = 1$ (при этом $q_1 = 1$) и триггер 4 — при $Q_1 = Q_2 = Q_3 = 1$ (при этом $q_2 = 1$). После поступления на вход шести импульсов триггер находится в состоянии 0110, при котором $Q_1 = 0, Q_2 = 1, Q_3 = 1, Q_4 = 0$ и, следовательно, $q_1 = q_2 = 0$. При поступлении на вход счетчика 7-го импульса первый триггер подготавливается к переключению, а состояния остальных триггеров не изменяются. После окончания действия 7-го импульса первый триггер устанавливается в единичное состояние, при котором $Q_1 = 1$, и логические единицы появляются на входах И1 и И2 ($q_1 = q_2 = 1$). Так как состояния триггеров $ТТ_2, ТТ_3$ и $ТТ_4$ не изменились, то задержка установления нового состояния счетчика 0111 определяется временем переключения триггера $ТТ_1$ и элемента И1

После поступления на вход 14 импульсов в счетчике записывается число 1110. При этом $Q_1 = 0; Q_2 = Q_3 = Q_4 = 1; q_1 = q_2 = 0$. После поступления на вход 15-го импульса переключается только первый триггер, и на выходах ЛЭ И1 и И2 появляются логические единицы. При этом $Q_1 = Q_2 = Q_3 = Q_4 = 1$, что соответствует двоичному коду 1111, и 16-й импульс переводит все триггеры в состояние, соответствующее логическому нулю.

Таким образом, в счетчиках со сквозным переносом максимальное время переключения составляет

$$t_3 = mt_{3,н} + t_{3,т},$$

где m — число логических элементов И в цепях переноса; $t_{3,н}$ — задержка переключения одного элемента И; $t_{3,т}$ — задержка переключения триггера.

Суммирующие счетчики с параллельным переносом. Лучшей помехоустойчивостью и меньшим временем переключения обладают счетчики с параллельным переносом. У таких счетчиков на входы J и K каждого последующего триггера через элементы И подаются сигналы со входов всех предыдущих триггеров (рис. 13.10). В таком счет-

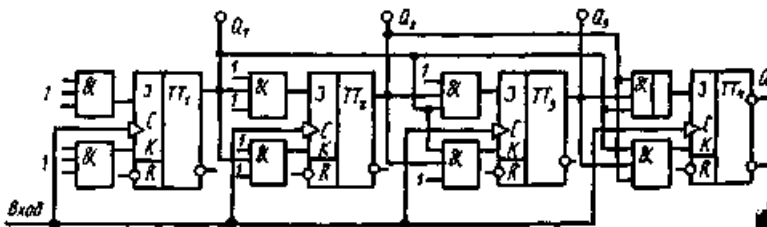


Рис. 13.10. Схема суммирующего счетчика с параллельным переносом

чике время установления нового состояния всегда равно времени переключения одного разряда. Так как практически все интегральные JK -триггеры на входах имеют встроенные элементы И, то схема такого счетчика не требует дополнительных ЛЭ. Но поскольку число входов встроенных в триггеры элементов И не превышает трех, то на таких триггерах можно выполнить только четырехразрядный счетчик с параллельным переносом. Для увеличения числа разрядов счетчик разбивают на группы по 4 разряда. В каждой группе осуществляется параллельный перенос, а между группами — сквозной. Такие счетчики называют групповыми.

Вычитающие счетчики. В вычитающих счетчиках переключение триггера последующего разряда происходит при переключении триггера предыдущего разряда из нулевого состояния в единичное. Принципиальная схема четырехразрядного вычитающего двоичного счетчика показана на рис. 13.11. Он отличается от суммирующего

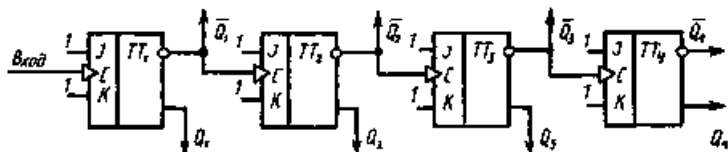


Рис. 13.11. Схема вычитающего двоичного счетчика

счетчика с последовательным переносом (см. рис. 13.8) тем, что счетный вход каждого последующего триггера соединяется с инверсным, а не прямым выходом предыдущего. Рассмотрим работу такого счетчика.

Предположим, что до поступления входных импульсов все разряды находились в состоянии логического 0. При этом $\bar{Q}_1 = \bar{Q}_2 = \bar{Q}_3 = \bar{Q}_4 = 1$, что соответствует коду по инверсным выходам 1111. После первого входного импульса состояние первого триггера изменится на противоположное, при котором на счетный вход второго триггера поступит логический сигнал $\bar{Q}_1 = 0$. Состояние второго триггера при этом не изменится, и информация по инверсным выходам станет 1110. После второго импульса сигнал $\bar{Q}_1 = 1$ изменит состояние второго триггера на $\bar{Q}_2 = 0$, а состояния третьего и четвертого триггера не изменятся. В счетчике по инвертирующим выходам окажется записанным число 1101 и т. д.

Если на входах каждого разряда включить схемы

управления, то можно получить реверсивный счетчик, работающий, по выбору, как на сложение, так и на вычитание.