

## 10.5. БАЗОВЫЕ ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ НА МДП- И КМДП-СТРУКТУРАХ

Из полевых транзисторов при создании ЛЭ наибольшее распространение получили МДП-транзисторы с индуцированным каналом. Это объясняется более высокой помехозащищенностью таких ЛЭ по сравнению с ЛЭ на полевых транзисторах других типов и использованием для питания и управления напряжений одинаковой полярности, что облегчает задачу последовательного соединения элементов. Технология МДП-транзисторов более простая, а занимаемая ими площадь в кристалле меньше, чем у биполярных транзисторов. Это позволяет создавать на основе МДП-транзисторов интегральные схемы среднего и большого уровня интеграции со сравнительно большим процентом выхода годных микросхем.

Если логические интегральные элементы построены на МДП-транзисторах (МДП-ТЛ) с каналом  $p$ -типа, то для их работы используются источники отрицательного напряжения. Состоянию логической 1 соответствует высокий отрицательный уровень напряжения, а состоянию логического 0 — уровень напряжения, близкий к нулю. Следовательно, функционирование таких ЛЭ описывается отрицательной логикой. Работа ЛЭ на МДП-транзисторах с каналом  $n$ -типа описывается положительной логикой. Такие ЛЭ имеют более высокое быстродействие и по своим логическим уровням совместимы с элементами ТТЛ. Этим объясняется их более широкое применение по сравнению с ЛЭ на МДП-транзисторах с каналом  $p$ -типа.

Базовым элементом логических ИМС на МДП-транзисторах является инвертор (элемент НЕ). На рис. 10.18

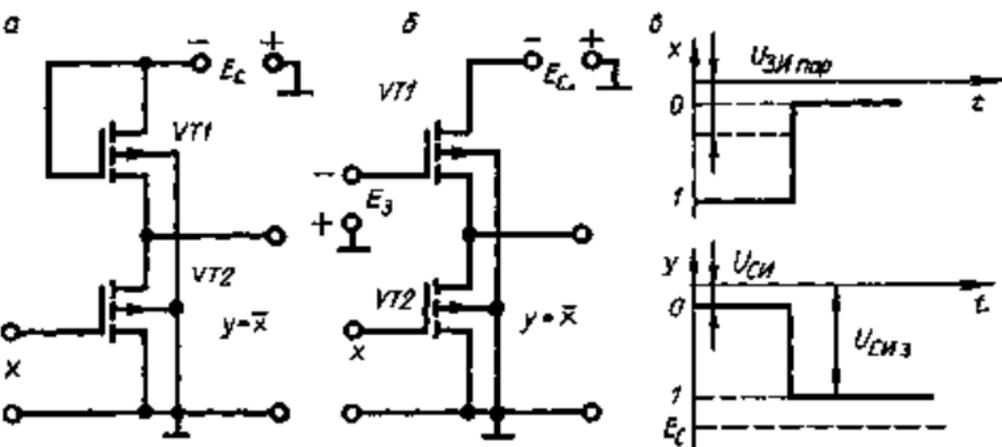


Рис. 10.18. Схемы инверторов на МДП-транзисторах (а, б) и графики входных и выходных напряжений (в)

показаны схемы инверторов на МДП-транзисторах с каналом  $p$ -типа с одним (а) и двумя (б) источниками питания.

Транзисторы  $VT1$  обеих схем имеют более узкие и длинные каналы по сравнению с транзисторами  $VT2$ . Поэтому если оба транзистора  $VT1$  и  $VT2$  открыты, то  $R_{к1} \gg R_{к2}$ . Если  $x = 1$ , т. е.  $|U_{вх}| > |U_{3и пор}|$ , то транзисторы  $VT2$  оказываются открытыми. Так как при этом  $R_{к1} \gg R_{к2}$ , то напряжение на выходе близко к нулю (рис. 10.18, в).

Если  $x = 0$ , т. е.  $|u_{вх}| < |U_{3и пор}|$ , то транзисторы  $VT2$  закрываются, а транзисторы  $VT1$  находятся на грани за-  
пираия. При этом  $R_{к1} \ll R_{к2}$  и на выходе устанавливается напряжение с низким отрицательным уровнем, соответствующим логической 1.

Включение в цепь затвора транзистора  $VT1$  дополнительного источника напряжения  $|E_3| > |E_c|$  повышает помехоустойчивость ЛЭ.

Для получения ЛЭ ИЛИ — НЕ на МДП-транзисторах параллельно транзисторам  $VT2$  подключают требуемое количество однотипных транзисторов. Число параллельно включенных транзисторов определяет число входов (рис. 10.19, а). В ЛЭ И — НЕ дополнительные транзисторы

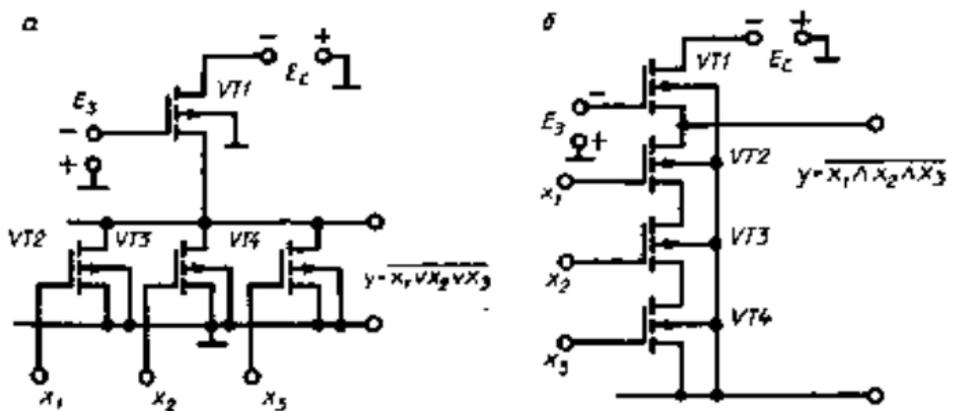


Рис. 10.19. Схемы трехвходовых логических элементов ИЛИ — НЕ (а) и И — НЕ (б) на МДП-транзисторах

ры включаются последовательно с транзистором  $VT2$  (рис. 10.19, б).

Для повышения быстродействия и снижения потребляемой мощности ЛЭ строятся на комплементарных МДП-транзисторах (элементы КМДП-ТЛ), имеющих различные типы электропроводности каналов.

На рис. 10.20, а показана схема двухвходового ЛЭ ИЛИ — НЕ, выполненного на комплементарных МДП-транзисторах. Параллельно соединенные транзи-

сторы  $VT3$  и  $VT4$  с каналом  $n$ -типа являются управляющими, а транзисторы  $VT1$  и  $VT2$  с каналом  $p$ -типа — нагрузочными. Управляющие транзисторы образуют нижнее, а нагрузочные — верхнее плечо делителя, с которого снимается выходное напряжение.

Если на входах  $x_1$  и  $x_2$  напряжение низкого уровня:  $u_{вх} = U_{вх}^0 < U_{3И пор}$ , то транзисторы  $VT3$  и  $VT4$  закрыты. Исток транзистора  $VT1$  с каналом  $p$ -типа подключен к плюсу источника  $E_c$ , поэтому напряжение его затвора  $U_{3И VT1} < 0$  и превышает по абсолютному значению пороговое напряжение. Транзистор  $VT1$  открыт, сопротивление его канала мало и напряжение истока транзистора  $VT2$  близко к напряжению  $+E_c$ . Следовательно, транзистор  $VT2$  также открыт, и сопротивление верхнего плеча оказывается значительно меньше, чем сопротивление нижнего плеча. На выходе устанавливается напряжение высокого уровня, близкое к напряжению источника питания.

Если хотя бы на один вход  $x_1$  или  $x_2$  поступает напряжение высокого уровня, то соответствующий транзистор нижнего плеча открывается, а верхнего плеча — закрывается. На выходе образуется напряжение низкого уровня, близкое к нулю.

В логических элементах И — НЕ КМДП-ТЛ (рис. 10.20, б) управляющие МДП-транзисторы с каналом

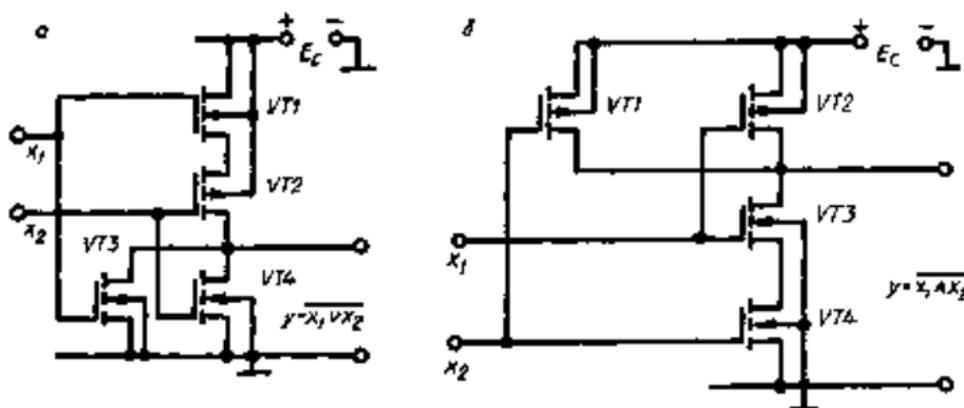


Рис. 10.20. Схемы логических элементов ИЛИ — НЕ (а) и И — НЕ (б) на КМДП-транзисторах

$n$ -типа  $VT3$  и  $VT4$  включены последовательно, а нагрузочные с каналами  $p$ -типа — параллельно. Сопротивление нижнего плеча будет мало в том случае, если открыты оба транзистора  $VT3$  и  $VT4$ , т. е. когда на входах  $x_1$  и  $x_2$  действуют напряжения, соответствующие логическим единицам. При этом  $U_{вх} \approx 0$  и соответствует логическому

нулю. Если на одном из входов будет напряжение низкого уровня, то один из транзисторов  $VT1$  или  $VT2$  открыт, а один из транзисторов  $VT3$  или  $VT4$  закрыт. При этом сопротивление верхнего плеча значительно меньше, чем сопротивление нижнего плеча, и уровень выходного напряжения соответствует логической единице.

Логические элементы КМДП-ТЛ отличаются малым потреблением мощности (десятки нановатт), достаточно высоким быстродействием (до 10 МГц и более), высокими помехоустойчивостью и коэффициентом использования напряжения источника питания ( $U_{\text{вых}}^1 - U_{\text{вых}}^0 \approx E_c$ ). Их недостатком является большая сложность изготовления по сравнению с ЛЭ МДП-ТЛ.