

## 12.4. RS-ТРИГГЕРЫ НА ЛОГИЧЕСКИХ ЭЛЕМЕНТАХ

**RS**-триггеры на логических элементах не содержат навесных деталей и обладают лучшими параметрами по сравнению с транзисторными триггерами на дискретных элементах.

Асинхронные RS-триггеры являются простейшими и выполняются на двух двухвходовых логических элементах типа И — НЕ либо ИЛИ — НЕ.

**Асинхронные RS-триггеры на ЛЭ ИЛИ — НЕ.** Асинхронный RS-триггер на двух логических элементах ИЛИ — НЕ (рис. 12.7, а) содержит два информационных входа R и S, на которых возможны четыре комбинации логических сигналов:  $S^n = R^n = 0$ ;  $S^n = 1, R^n = 0$ ;  $S^n = 0, R^n = 1$  и  $S^n = R^n = 1$ . Этим комбинациям соответствуют

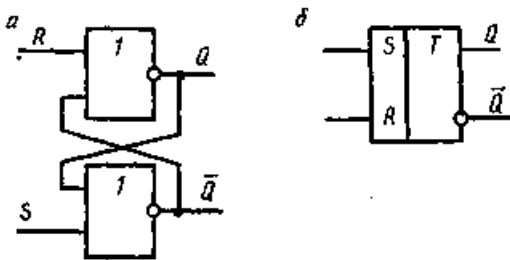


Рис. 12.7. Схема (а) и условное обозначение (б) асинхронного RS-триггера на ЛЭ ИЛИ — НЕ с прямым управлением

определенные сигналы на выходах триггера  $Q$  и  $\bar{Q}$ , что отображается так называемой таблицей состояний триггера (табл. 12.2). В ней приняты следующие обозначения:

Табл. 12.2. Состояния RS-триггера с прямым управлением

$t^n$		$t^{n+1}$
$S^n$	$R^n$	$Q^{n+1}$
0	0	$Q^n$
1	0	1
0	1	0
1	1	x

$t^n$  и  $t^{n+1}$  — моменты времени до и после срабатывания триггера;  $S^n$  и  $R^n$  — сигналы на информационных входах в момент  $t^n$ ;  $Q^n$  и  $Q^{n+1}$  — сигналы на прямом выходе в моменты времени  $t^n$  и  $t^{n+1}$ .

Из таблицы состояний видно, что первая комбинация входных сигналов  $S^n = R^n = 0$  не вызывает измене-

ния состояния триггера. Действительно, если к моменту времени  $t^n$  состояние триггера характеризовалось сигналами  $Q^n = 1$ ,  $\bar{Q}^n = 0$ , то в момент  $t^n$  на входах верхнего ЛЭ будут действовать нулевые сигналы, и на его выходе  $Q$  будет логическая 1 ( $Q^{n+1} = 1$ ). В это же время на верхнем входе нижнего ЛЭ будет логическая 1, на нижнем входе  $S$  — логический 0, в результате чего на его выходе  $\bar{Q}$  будет поддерживаться логический 0 ( $\bar{Q}^{n+1} = 0$ ). Аналогично можно показать, что при данной комбинации входных сигналов состояние триггера, соответствующее выходным сигналам  $Q^n = 0$  и  $\bar{Q}^n = 1$ , также не изменится. По этой причине комбинацию входных сигналов  $S^n = R^n = 0$  называют нейтральной или режимом памяти.

Комбинация входных сигналов  $S^n = 1$ ,  $R^n = 0$  переводит RS-триггер в единичное состояние:  $Q^{n+1} = 1$ ,  $\bar{Q}^{n+1} = 0$ , если он перед этим находился в нулевом состоянии ( $Q^n = 0$ ,  $\bar{Q}^n = 1$ ). Если же RS-триггер в момент вре-

мени  $Q^n$  находился в единичном состоянии ( $Q^n = 1, \bar{Q}^n = 0$ ), то данная комбинация подтверждает это состояние ( $Q^{n+1} = 1, \bar{Q}^{n+1} = 0$ ). Поэтому вход 5 называют единичным входом: появление логической 1 на этом входе гарантирует наличие логической 1 на прямом выходе триггера независимо от его первоначального состояния.

Комбинация входных сигналов  $S^n = 0, R^n = 1$  обеспечивает нулевое состояние триггера. Действительно, если  $Q^n = 1$  и  $\bar{Q}^n = 0$ , то при поступлении сигналов  $S^n = 0$  и  $R^n = 1$  на одном входе верхнего ЛЭ появится логическая 1. Это вызовет появление на его выходе логического 0 ( $Q^{n+1} = 0$ ), и на обоих входах нижнего ЛЭ будут логические нули, а на его выходе  $\bar{Q}^{n+1}$  — логическая единица. Если же триггер находился в нулевом состоянии ( $Q^n = 0, \bar{Q}^n = 1$ ), то комбинация входных сигналов  $S^n = 0, R^n = 1$  состояние триггера не изменит, так как на обоих входах верхнего ЛЭ будут логические единицы, а нижнего ЛЭ — логические нули, подтверждающие выходные сигналы  $Q^{n+1} = 0, \bar{Q}^{n+1} = 1$ . По этой причине вход  $R$  называют нулевым входом.

При комбинации входных сигналов  $S^n = R^n = 1$  на обоих выходах триггера появятся логические нули ( $Q^{n+1} = 0, \bar{Q}^{n+1} = 0$ ). Если вслед за этим последует нейтральная комбинация входных сигналов ( $S^n = R^n = 0$ ), то триггер с равной вероятностью примет единичное или нулевое состояние. Поэтому комбинацию входных сигналов  $S^n = R^n = 1$  для рассматриваемого  $RS$ -триггера называют запрещенной и в таблице состояний отображают буквой  $x$ .

В рассмотренном триггере переключение состояний осуществляется единичными сигналами. Такой триггер называют *триггером с прямым управлением* и обозначают так, как показано на рис. 12.7, б.

**Асинхронные  $RS$ -триггеры на ЛЭ И — НЕ.** Асинхронный  $RS$ -триггер можно выполнить и на двух двухвходовых ЛЭ И — НЕ (рис. 12.8, а).

В отличие от  $RS$ -триггера на ЛЭ ИЛИ — НЕ переключения данного триггера осуществляются сигналами логического 0. Такой триггер называют *триггером с инверсным управлением* ( $RS$ -триггер). На функциональных схемах переключающие входы  $RS$ -триггера снабжаются индикаторами инверсии, а к буквенным обозначениям входов добавляются знаки отрицания (рис. 12.8, б). Состояния триггера в зависимости от комбинаций входных сигналов приведены в табл. 12.3.

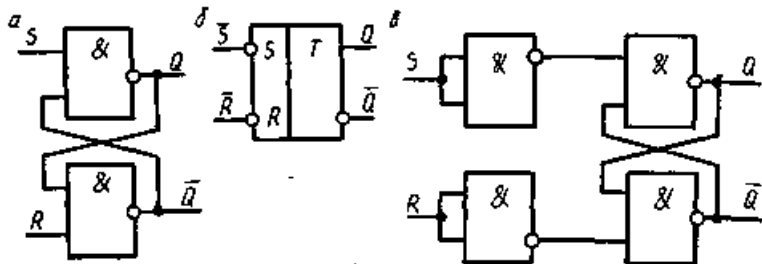


Рис. 12.8. Схема (а) и условное обозначение (б) асинхронного RS-триггера на логических элементах И — НЕ с инверсным управлением

Из таблицы состояний RS-триггера с инверсным управлением следует, что комбинация входных сигналов  $S^n = \bar{R}^n = 1$  является нейтральной, а  $\bar{S}^n = \bar{R}^n = 0$  — запрещенной.

Табл. 12.3. Состояния  $\bar{R}\bar{S}$ -триггера с инверсным управлением

$t^n$		$t^{n+1}$
$\bar{S}^n$	$\bar{R}^n$	$Q^{n+1}$
0	0	x
0	1	1
1	0	0
1	1	$Q^n$

Если ко входам  $\bar{R}\bar{S}$ -триггера добавить два инвертора (рис. 12.8, в), то получится RS-триггер, подобный триггеру на элементах ИЛИ — НЕ.

Асинхронные RS-триггеры используются в качестве ячеек памяти в оперативных запоминающих устройствах (ОЗУ) статического типа (например, ИМС K155PY1).

**Синхронные RS-триггеры на ЛЭ И — НЕ.** Асинхронные RS-триггеры легко преобразовать в синхронные, если подключить к их входам устройство управления, состоящее из логических элементов. На рис. 12.9, а приведена структурная схема синхронного RS-триггера со статическим управлением на ЛЭ И — НЕ. Собственно триггер выполнен на элементах DD3 и DD4, а элементы DD1 и DD2 образуют устройство управления. Кроме информационных входов  $S$  и  $R$ , устройство управления имеет синхронизирующий, или тактовый, вход  $C$ , связанный с входами  $S$  и  $R$  операциями И — НЕ. Поэтому информация с входов  $S$  и  $R$  передается на собственно триггер только при  $C = 1$ .

Собственно триггер управляется внутренними сигналами  $q_1$  и  $q_2$ . Переключения осуществляются нулевыми уровнями этих сигналов так же, как в триггере на рис. 12.8, а. Так как ЛЭ DD1 и DD2 осуществляют инверсию входных сигналов  $S$  и  $R$ , то нулевым уровням сигнала

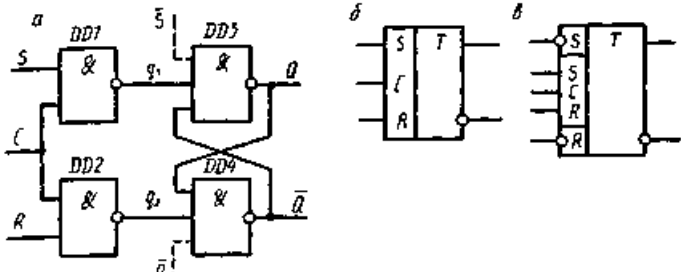


Рис. 12.9. Схема (а) и условные обозначения (б, в) синхронного RS-триггера на логических элементах И — НЕ

лов  $q_1$  и  $q_2$  должны соответствовать единичные уровни внешних информационных сигналов  $S$  и  $R$ .

Рассмотрим работу синхронного RS-триггера, приняв  $Q^n = 0$ ,  $S^n = 1$ ,  $R^n = 0$ . Если  $C = 0$ , то ЛЭ  $DD1$  и  $DD2$  закрыты и  $q_1 = q_2 = 1$ . Такая комбинация внутренних сигналов  $q_1$  и  $q_2$  является нейтральной для собственно триггера, и он сохраняет свое состояние  $Q^n = 0$ . Это состояние не изменяется при любых значениях информационных сигналов  $S$  и  $R$ . С приходом синхронизирующего импульса ( $C = 1$ ) на входах ЛЭ  $DD1$  будет действовать логическая 1, вследствие чего  $q_1 = 0$  и  $Q^{n+1} = 1$ . Так как  $q_2 = 1$  (поскольку  $R^n = 0$  и  $C = 1$ ), то на входы ЛЭ  $DD4$  поступят сигналы  $q_2 = 1$  и  $Q^n = 1$  и образуют на его выходе сигнал  $\bar{Q}^{n+1} = 0$ . Следовательно, триггер перешел в единичное состояние, которое будет сохраняться и после прекращения действия синхронизирующего импульса, так как при  $C = 0$  для собственно триггера опять возникнет нейтральная комбинация  $q_1 = q_2 = 1$ .

Обратный перебор триггера в состояние  $Q = 0$  произойдет в момент действия следующего синхронизирующего импульса при наличии на информационных входах сигналов  $S^n = 0$  и  $R^n = 1$ . Комбинация входных сигналов  $S^n = R^n = 1$  для рассмотренного триггера является недопустимой, так как при  $C = 1$  возникнет недопустимая комбинация  $q_1 = q_2 = 0$ , создающая неопределенное состояние на выходах триггера:  $Q^{n+1} = \bar{Q}^{n+1} = 1$ .

Условное обозначение рассмотренного синхронного RS-триггера с двумя информационными и одним синхронизирующим входами дано на рис. 12.9, б, а его состояния — в табл. 12.4.

Если на дополнительные входы элементов  $DD3$  и  $DD4$  (на рис. 12.9, а они показаны пунктиром) подавать сигнала-

Табл. 12.4. Состояния синхронного RS-триггера с прямым управлением

$t^n$			$t^{n+1}$
$C$	$S^n$	$R^n$	$Q^{n+1}$
0	0	0	$Q^n$
0	0	1	$\bar{Q}^n$
0	1	0	$Q^n$
0	1	1	$\bar{Q}^n$
1	0	0	$Q^n$
1	0	1	0
1	1	0	1
1	1	1	X

лы  $\bar{S}$  и  $\bar{R}$ , то можно осуществлять асинхронную установку триггера в состояния 0 и 1, минуя информационный и синхронизирующий входы. При этом функционирование триггера будет определяться состояниями, соответствующими состояниям триггера с инверсным управлением (см. табл. 12.3). Условное обозначение синхронного триггера с дополнительными входами, позволяющими осуществлять асинхронное управление его работой, показано на рис. 12.9, в.

При синхронной работе триггера на его дополнительных входах должна поддерживаться нейтральная комбинация  $\bar{S} = \bar{R} = 1$ .

**Синхронные RS-триггеры на ЛЭ ИЛИ — НЕ.** Синхронный RS-триггер можно построить и на ЛЭ ИЛИ — НЕ (рис. 12.10). Управление работой такого триггера осуще-

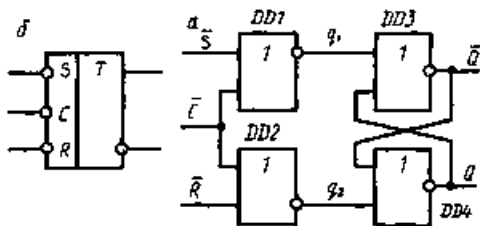


Рис. 12.10. Схема (а) и условное обозначение (б) синхронного RS-триггера на логических элементах ИЛИ — НЕ

ствляется сигналами нулевого уровня  $\bar{S}^n = 0$  или  $\bar{R}^n = 0$  при  $\bar{C} = 0$  в соответствии с табл. 12.3. Запрещенной комбинацией входных сигналов является комбинация  $\bar{S}^n = \bar{R}^n = 0$  при  $\bar{C}^n = 0$ . Действительно, в этом случае на обоих входах ЛЭ DD1 и DD2 действует логическая 1 ( $\bar{S}^n = 1$ ,

$\bar{C}^n = 1, \bar{R}^n = 1$ ) и  $q_1 = q_2 = 0$ . При этом на обоих выходах ЛЭ  $DD3$  и  $DD4$  будет логическая 1.

В синхронных  $RS$ -триггерах изменения состояний при наличии разрешающего синхронизирующего импульса происходят так же, как и в асинхронных. Поэтому смена сигналов на информационных входах должна производиться только в паузах между синхронизирующими импульсами, чтобы не произошло нарушения его работы.

**ИS-триггер на ЛЭ И — ИЛИ — НЕ.**  $RS$ -триггер со статическим управлением можно выполнить на ЛЭ И — ИЛИ — НЕ (рис. 12.11, а). Принцип его работы не отличается от работы рассмотренных триггеров, в чем легко убедиться, представив его в виде, показанном на рис. 12.11. б.

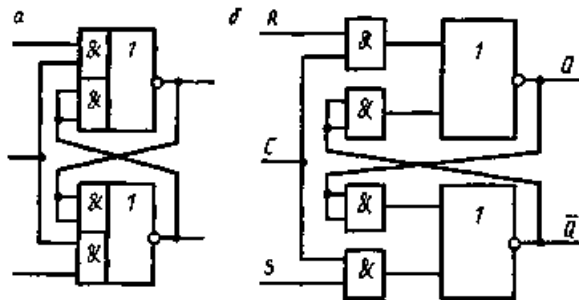


Рис. 12.11. Структурная (а) и функциональная (б) схемы  $RS$ -триггера на логических элементах И — ИЛИ — НЕ

Недостатком  $RS$ -триггеров является появление неопределенных состояний при образовании запрещенных комбинаций входных сигналов. Неопределенных состояний можно избежать, подключив ко входам триггера схему управления из ЛЭ. Работа схемы управления заключается в том, что при появлении на входе запрещенной комбинации сигналов состояние триггера принимает вполне определенное значение: единичное ( $S$ -триггер), нулевое ( $R$ -триггер), сохраняющее прежнее состояние ( $E$ -триггер) или меняющее состояние на противоположное ( $JK$ -триггер).